50195-392
SHIMOIDA et al
October 6, 2003

日 本 国 特 許 庁
JAPAN PATENT OFFICE

McDermott, Will & Emery

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出 願 年 月 日
Date of Application: ２００３年 ６月 ３日

出 願 番 号
Application Number: 特願２００３－１５７８５７

[ST. 10/C]: [ＪＰ２００３－１５７８５７]

出 願 人
Applicant(s): 日産自動車株式会社

２００３年 ８月 １日

特許庁長官
Commissioner,
Japan Patent Office 今 井 康 夫

出証番号 出証特２００３－３０６１８４３

【書類名】　特許願
【整理番号】　NM02-02007
【提出日】　平成15年 6月 3日
【あて先】　特許庁長官殿
【国際特許分類】　H01L 25/07
【発明者】
　【住所又は居所】　神奈川県横浜市神奈川区宝町２番地　日産自動車株式会社内
　【氏名】　山際　正憲
【特許出願人】
　【識別番号】　000003997
　【氏名又は名称】　日産自動車株式会社
【代理人】
　【識別番号】　100083806
　【弁理士】
　【氏名又は名称】　三好　秀和
　【電話番号】　03-3504-3075
【選任した代理人】
　【識別番号】　100068342
　【弁理士】
　【氏名又は名称】　三好　保男
【選任した代理人】
　【識別番号】　100100712
　【弁理士】
　【氏名又は名称】　岩▲崎▼　幸邦
【選任した代理人】
　【識別番号】　100087365
　【弁理士】
　【氏名又は名称】　栗原　彰

【選任した代理人】
　【識別番号】　100100929
　【弁理士】
　【氏名又は名称】　川又　澄雄
【選任した代理人】
　【識別番号】　100095500
　【弁理士】
　【氏名又は名称】　伊藤　正和
【選任した代理人】
　【識別番号】　100101247
　【弁理士】
　【氏名又は名称】　高橋　俊一
【選任した代理人】
　【識別番号】　100098327
　【弁理士】
　【氏名又は名称】　高松　俊雄
【手数料の表示】
　【予納台帳番号】　001982
　【納付金額】　21,000円
【提出物件の目録】
　【物件名】　明細書　1
　【物件名】　図面　1
　【物件名】　要約書　1
　【包括委任状番号】　9707400
【プルーフの要否】　要

【書類名】　明細書

【発明の名称】　積層型半導体装置

【特許請求の範囲】

【請求項１】　第一の主面側に第一の主電極を有し、第二の主面側に第二の主電極を有する半導体素子が複数積層され、前記半導体素子の第一及び第二の主電極はそれぞれ金属配線層に電気的に接続され、積層された前記半導体素子の間では、対向する主面側同士が共通の前記金属配線層に接続された半導体装置において、

同一方向に少なくとも３つ以上の前記半導体素子と４つ以上の前記金属配線層が積層されてなる

ことを特徴とする積層型半導体装置。

【請求項２】　第一相の上アームをなす第一の半導体素子の第一の主電極は、高電位が印加される第一の金属配線層に電気的に接続され、前記上アームをなす第一の半導体素子の第二の主電極は、第一相の出力金属配線層に電気的に接続され、第一相の下アームをなす第二の半導体素子の第一の主電極は、前記第一相の出力金属配線層に前記上アームをなす第一の半導体素子の第二の主電極と対向して電気的に接続され、前記下アームをなす第二の半導体素子の第二の主電極は、低電位が印加される第二の金属配線層に電気的に接続されることで、前記第一及び第二の半導体素子と前記第一及び第二の金属配線層ならびに出力金属配線層からなる相が三相同一方向に積層され、第一相と第二相の低電位が印加される第二の金属配線層が共通化され、かつ第二相と第三相の高電位が印加される第一の金属配線層が共通化されて、同一方向に６つの半導体素子と７つの金属配線層が相互に積層されてなる

ことを特徴とする請求項１に記載の積層型半導体装置。

【請求項３】　前記半導体素子は、複数の半導体素子が並列接続されてなることを特徴とする請求項１又は２に記載の積層型半導体装置。

【請求項４】　前記半導体素子は、第二の主面側に制御端子電極を有するパワートランジスタであり、ゲート電極基板に形成されて前記制御端子電極と接続されたゲート電極は、第二の主面側において前記出力金属配線層又は低電位が印

加される前記第二の金属配線層とは電気的に絶縁されてなる
ことを特徴とする請求項１，２及び３のいずれか１項に記載の積層型半導体装置。

【請求項５】　前記ゲート電極基板は、金属配線で構成されたゲート電極と絶縁体で構成されたゲート基板とからなり、前記絶縁体はセラミックスからなる
ことを特徴とする請求項４に記載の積層型半導体装置。

【請求項６】　前記ゲート電極基板は、金属配線で構成されたゲート電極と絶縁体で構成されたゲート基板とからなり、前記金属配線は前記金属配線層に用いられる材料より低い熱膨張係数を有する金属からなる
ことを特徴とする請求項４又は５に記載の積層型半導体装置。

【請求項７】　前記半導体素子は、第二の主面側から第一の主面側に向かって順方向の電流を流すダイオードである
ことを特徴とする請求項１，２及び３のいずれか１項に記載の積層型半導体装置。

【請求項８】　前記半導体素子は、パワートランジスタとダイオードが並列に接続されてなる
ことを特徴とする請求項１，２及び３のいずれか１項に記載の積層型半導体装置。

【請求項９】　前記金属配線層と前記半導体素子の第一及び第二の主電極との接続面を除く前記金属配線層の間に、絶縁材料からなる絶縁板を平面的に配置し、前記絶縁板の平面的な配置により前記半導体素子の位置合せを行う
ことを特徴とする請求項１～８のいずれか１項に記載の積層型半導体装置。

【請求項１０】　前記金属配線層は、いずれか一方の面、又は表裏両面において、前記半導体素子の電極領域との接合面を凸状に形成してなる
ことを特徴とする請求項９に記載の積層型半導体装置。

【請求項１１】　前記半導体素子の主電極の外周近傍に形成されたガードリング部が前記金属配線層と接触しないように、前記絶縁板は前記半導体素子が設置される部分が凸状に繰り抜いて形成され、前記半導体素子の設置側の側面には、前記ガードリング部を覆うように段差が設けられてなる

ことを特徴とする請求項９又は１０に記載の積層型半導体装置。

【請求項１２】　前記絶縁板は、セラミックスからなる
ことを特徴とする請求項９，１０及び１１のいずれか１項に記載の積層型半導体装置。

【請求項１３】　前記半導体素子の第一の主電極と前記金属配線層との間、又は第二の主電極と前記金属配線層との間の平面上に、ろう材、又は半田、又は前記金属配線層に用いられる材料より低い熱膨張係数を有する熱緩衝材を積層配置してなる
ことを特徴とする請求項１～１２のいずれか１項に記載の積層型半導体装置。

【請求項１４】　前記半導体素子の第一又は第二の主電極が接続されて出力となる前記金属配線層は、前記半導体素子との接続部から前記半導体装置の出力端子部まで、並行かつ同一方向に配置形成されてなる
ことを特徴とする請求項１～１３のいずれか１項に記載の積層型半導体装置。

【請求項１５】　高電位が印加される前記金属配線層同士が電気的に共通接続され、低電位が印加される前記金属配線層同士が電気的に共通接続され、かつ高電位が印加されて共通接続された金属配線層と低電位が印加されて共通接続された前記金属配線層が、前記半導体装置の入力端子部から前記半導体素子との接続部直近まで、並行かつ隣接して配置形成されてなる
ことを特徴とする請求項１～１３のいずれか１項に記載の積層型半導体装置。

【請求項１６】　前記半導体素子の第一又は第二の主電極が接続されて出力となる前記金属配線層と、高電位又は低電位が印加される前記金属配線層は、全て同一方向に配置形成されてなる
ことを特徴とする請求項１５に記載の積層型半導体装置。

【請求項１７】　前記半導体素子の積層方向に向かって両端側から与えられる圧力によって、前記半導体素子と前記金属配線層が接続固定されてなる
ことを特徴とする請求項１～１６のいずれか１項に記載の積層型半導体装置。

【請求項１８】　前記半導体素子と前記金属配線層は、樹脂によって封止されてなる
ことを特徴とする請求項１～１７のいずれか１項に記載の積層型半導体装置。

【発明の詳細な説明】

【０００１】

【発明の属する技術分野】

本発明は、複数の半導体素子を積層してなる積層型半導体装置に関する。

【０００２】

【従来の技術】

従来、この種の技術としては、例えば以下に示す文献に記載されものが知られている（特許文献１参照）。この文献に開示された圧接型半導体装置は、複数の半導体素子の第１の主電極に第１の共通主電源板（エミッタ圧接電極板）を電気的に接続し、第２の主電極に第２の共通主電源板（コレクタ圧接電極板）を電気的に接続し、複数の半導体素子を圧接した状態で収納し、装置の内部には共通制御信号板が組み込まれて、この共通制御信号板は多層配線基板で構成され、複数の半導体素子間の空きスペースを有効に利用して制御信号経路を構築している。

【０００３】

【特許文献１】

特開２００１－２９８１５２号公報

【０００４】

【発明が解決しようとする課題】

上記従来の半導体装置においては、複数の半導体素子の一方の表面に第一の共通電極を接続し、半導体素子を平面的に並列に配置する構成となる。このため、半導体装置全体が大きくなってしまうという問題があった。

【０００５】

また、上記複数の半導体素子の他方の表面に、半導体素子と比べて大きく熱膨張係数の異なるアルミワイヤーを用いて半導体素子近傍に設置される仮電極を接続し、この仮電極を経由して再度アルミワイヤーを用いて第二の共通電極を接続する構成となる。このため、インダクタンスが増大するだけでなく、仮電極による平面方向へ大型化するという問題があった。さらに加えて、高温と低温を繰り返す温度サイクルによって半導体素子の表面又は電極表面でアルミワイヤーが剥がれるという問題があった。

【０００６】

さらに、上記構成であるが故に部品点数が多く、組立て工数も増加し、コストの上昇、歩留り低下を招くという問題があった。

【０００７】

そこで、本発明は、上記に鑑みてなされたものであり、その目的とするところは、半導体素子と配線層との間のインダクタンスを低減し、かつ平面方向の面積を縮小した積層型半導体装置を提供することにある。

【０００８】

【課題を解決するための手段】

上記目的を達成するために、本発明の課題を解決する手段は、第一の主面側に第一の主電極を有し、第二の主面側に第二の主電極を有する半導体素子が複数積層され、前記半導体素子の第一及び第二の主電極はそれぞれ金属配線層に電気的に接続され、積層された前記半導体素子の間では、対向する主面側同士が共通の前記金属配線層に接続された半導体装置において、同一方向に少なくとも３つ以上の前記半導体素子と４つ以上の前記金属配線層が積層されてなることを特徴とする。

【０００９】

【発明の効果】

本発明によれば、半導体素子が複数積層され、積層された半導体素子の対向する主面側同士が共通の金属配線層に接続される構成を採用しているので、半導体装置のうち、半導体素子の面方向に占める面積を低減でき、半導体素子と金属配線層の寄生のインダクタンスを極限まで低減することができる。

【００１０】

【発明の実施の形態】

以下、図面を用いて本発明の実施形態を説明する。

【００１１】

図１は本発明の第１の実施形態に係る積層型半導体装置の一部構成を示す断面図でり、図２は図１に示す構成要素を分解した斜視図である。図１及び図２に示す構成は、図３に示すように、Ｗ相のパワートランジスタ１、２ならびにＷ相の

ダイオード１１、１２と、Ｖ相のパワートランジスタ３、４ならびにＶ相のダイオード１３、１４と、Ｕ相のパワートランジスタ５、６ならびにＵ相のダイオード１５、１６とを備えた三相インバータにおけるパワー部の一相分を形成する上下二つのアームのうち、いずれか一方のアームのパワートランジスタの基本的な構造を示したものである。ここでは、図３に示す三相のインバータにおいて、図４に示すＷ相下アームのパワートランジスタ１を代表して説明する。

【００１２】

図１及び図２において、パワートランジスタ１は、図の上から順に、Ｗ相出力電極となるＷ相の出力バスバーｗ、パワートランジスタ側のＷ相下アームの上側の絶縁板１００ａ、パワートランジスタ側のＷ相下アームの上側の熱緩衝板１ａ、Ｗ相下アームのパワートランジスタ１、パワートランジスタ側のＷ相下アームの下側の熱緩衝板１ｂ、パワートランジスタ側のＷ相下アームの下側の絶縁板１００ｂ、Ｗ相下アームのゲート電極１０１ａとＷ相下アームのゲート基板１０１ｂで構成されるＷ相下アームのゲート電極基板１０１、ならびに低電位の電極となるＷ相用のＮ側バスバーｎｂが積層されて構成されている。

【００１３】

ここでは、出力バスバーｗとＮ側バスバーｎｂには銅を用い、熱緩衝板１ａと１ｂには、出力バスバーｗを構成する材料（ここでは銅）より低い熱膨張係数をもつモリブテン（他にろう材、半田等であってもよい）を使用するようにしている。これにより、パワートランジスタ１の半導体素子周辺に温度差が加えられた場合であっても、金属と半導体素子との熱膨張差によってパワートランジスタ１と出力バスバーｗ及びＮ側バスバーｎｂ間で生じる応力又は摩擦力を熱緩衝板１ａ及び１ｂによって緩和することが可能であり、半導体素子となるパワートランジスタ１との接続部の信頼性を向上させることが可能となる。

【００１４】

絶縁板１００ａと１００ｂには、高強度高放熱性能を示すアルミナや窒化アルミニウム等のセラミックス材を使用することにより、絶縁性と放熱性、ならびに半導体装置としての耐熱性も向上させることができる。したがって、半導体素子の発熱による絶縁板の溶融やそれによるショートが防止でき、より信頼性の高い

半導体装置が実現可能になる。

【００１５】

ゲート電極１０１ａには、銅やアルミニウムより低い熱膨張係数をもつ銅モリブテンや銅やアルミニウムより低い低熱膨張係数をもつ金属を含むクラッド材を使用することにより、温度差が加えられた時に、半導体素子と金属との熱膨張差によって生じる応力、又は摩擦力が緩和され、より信頼性の高い素子接続部しいては半導体装置が実現可能になる。

【００１６】

ゲート基板１０１ｂには、高強度高放熱性能を示すアルミナや窒化アルミニウム等のセラミックス材を使用することにより、ゲート電極１０１ａとＮ側バスバーｎｂとの絶縁性を確保し、かつ放熱性ならびに半導体装置としての耐熱性も向上させることができる。

【００１７】

また、ゲート電極基板１０１は、上記したように金属とセラミックスで形成されるため、半導体素子の発熱によるゲート電極１０１ａの溶融やそれによるショートが防止でき、より信頼性の高い半導体装置が実現可能となる。さらに、半導体素子で発生した熱は高い熱伝導率を有するゲート電極１０１ａやゲート基板１０１ｂを経由することでゲート電極基板１０１からも放熱可能となり、またゲート電極基板１０１にフィンを取り付けることでより一層冷却能力が向上し半導体装置の小型化が実現可能になる。

【００１８】

出力バスバーｗとＮ側バスバーｎｂによって挟まれるW相下アームのパワートランジスタ１における上記構造は、Ｗ，Ｖ相用のＰ側バスバーｐｂと出力バスバーｗで挟まれるW相上アームのパワートランジスタ２、Ｐ側バスバーｐｂとＶ相の出力バスバーｖで挟まれるＶ相上アームのパワートランジスタ３、出力バスバーｖとＶ，Ｕ相用のＮ側バスバーｎａで挟まれるＶ相下アームのパワートランジスタ４、Ｕ相の出力バスバーｕとＮ側バスバーｎａで挟まれるＵ相下アームのパワートランジスタ５、又はＵ相用のＰ側バスバーｐａと出力バスバーｕで挟まれるＵ相上アームのパワートランジスタ６の場合も同様である。

【００１９】

すなわち、パワートランジスタ２は、上から順に、高電位の電極となるW，Ｖ相用のＰ側バスバーｐｂ、パワートランジスタ側のW相上アームの上側の絶縁板２００ａ、パワートランジスタ側のW相上アームの上側の熱緩衝板２ａ、W相上アームのパワートランジスタ２、パワートランジスタ側のW相上アームの下側の熱緩衝板２ｂ、パワートランジスタ側のW相上アームの下側の絶縁板２００ｂ、W相上アームのゲート電極２０１ａとW相上アームのゲート基板２０１ｂで構成されるW相上アームのゲート電極基板２０１、ならびにW相の出力バスバーｗが積層されて構成されている。

【００２０】

パワートランジスタ３は、Ｖ相上アームを形成しており、上から順に、Ｖ相出力電極となるＶ相の出力バスバーｖ、パワートランジスタ側のＶ相上アームの上側の絶縁板３００ａ、パワートランジスタ側のＶ相上アームの上側の熱緩衝板３ａ、Ｖ相上アームのパワートランジスタ３、パワートランジスタ側のＶ相上アームの下側の熱緩衝板３ｂ、パワートランジスタ側のＶ相上アームの下側の絶縁板３００ｂ、Ｖ相上アームのゲート電極３０１ａとＶ相上アームのゲート基板３０１ｂで構成されるＶ相上アームのゲート電極基板３０１、ならびに高電位の電極となるW、Ｖ相用のＰ側バスバーｐｂが積層されて構成されている。

【００２１】

パワートランジスタ４は、Ｖ相下アームを形成しており、上から順に、低電位電極となるＶ、Ｕ相用のＮ側バスバーｎａ、パワートランジスタ側のＶ相下アームの上側の絶縁板４００ａ、パワートランジスタ側のＶ相下アームの上側の熱緩衝板４ａ、Ｖ相下アームのパワートランジスタ４、パワートランジスタ側のＶ相下アームの下側の熱緩衝板４ｂ、パワートランジスタ側のＶ相下アームの下側の絶縁板４００ｂ、Ｖ相下アームのゲート電極４０１ａとＶ相下アームのゲート基板４０１ｂで構成されるＶ相下アームのゲート電極基板４０１、ならびにＶ相の出力バスバーｖが積層されて構成されている。

【００２２】

パワートランジスタ５は、上から順に、Ｕ相の出力電極となるＵ相出力バスバ

ーｕ、パワートランジスタ側のＵ相下アームの上側の絶縁板５００ａ、パワートランジスタ側のＵ相下アームの上側の熱緩衝板５ａ、Ｕ相下アームのパワートランジスタ５、パワートランジスタ側のＵ相下アームの下側の熱緩衝板５ｂ、パワートランジスタ側のＵ相下アームの下側の絶縁板５００ｂ、Ｕ相下アームのゲート電極５０１ａとＵ相下アームのゲート基板５０１ｂで構成されるＵ相下アームのゲート電極基板５０１、ならびに低電位の電極となるＶ、Ｕ相用のＮ側バスバーｎａが積層されて構成されている。

【００２３】

パワートランジスタ６は、上から順に、高電位の電極となるＵ相用のＰ側バスバーｐａ、パワートランジスタ側のＵ相上アームの上側の絶縁板６００ａ、パワートランジスタ側のＵ相上アームの上側の熱緩衝板６ａ、Ｕ相上アームのパワートランジスタ６、パワートランジスタ側のＵ相上アームの下側の熱緩衝板６ｂ、パワートランジスタ側のＵ相上アームの下側の絶縁板６００ｂ、Ｕ相上アームのゲート電極６０１ａとＵ相上アームのゲート基板６０１ｂで構成されるＵ相上アームのゲート電極基板６０１、ならびにＵ相の出力バスバーｕが積層されて構成されている。なお、熱緩衝板１ｂ、２ｂ、３ａ、４ａ、５ｂ、６ｂと絶縁板１００ｂ、２００ｂ、３００ａ、４００ａ、５００ｂ、６００ｂはそれぞれのゲート基板を避けるような形状をしている。

【００２４】

それぞれの出力バスバーｗ、ｖ、ｕならびにＮ側、Ｐ側バスバーｎａ、ｎｂ、ｐａ、ｐｂには、パワートランジスタ１～６の電極領域との接続部分に凸形状に盛上げた、Ｗ相の出力バスバーの凸部ｗ１、ｗ２、Ｖ相の出力バスバーの凸部ｖ３、ｖ４、Ｕ相の出力バスバーの凸部ｕ５、ｕ６、ならびにＷ相用のＮ側バスバーの凸部ｎｂ１、Ｗ、Ｖ相用のＰ側バスバーの凸部ｐｂ２、ｐｂ３、Ｖ、Ｕ相用のＮ側バスバーの凸部ｎａ４、ｎａ５、Ｕ相用のＰ側バスバーの凸部ｐａ６が設けられている。すなわち、Ｗ相用のＮ側バスバーｎｂとＵ相用のＰ側バスバーｐａを除く、Ｎ側バスバーｎａならびにＰ側バスバーｐｂと出力バスバーｗ、ｖ、ｕの上下両面側に凸部が設けられている。なお、バスバー凸部ｎｂ１、ｗ２、ｖ３、ｎａ４、ｎａ５、ｕ６は、それぞれのゲート基板を避けるような形状をして

いる。

【００２５】

また、W相下アームの下側の絶縁板１００ｂならびに上側の絶縁板１００ａには、パワートランジスタ１の設置側の側面にパワートランジスタ１を積層する際に位置決めするための段差１００ｂｂ（下側の絶縁板１００ｂに対応）ならびに段差１００ａａ（上側の絶縁板１００ａに対応）が設けられている。

【００２６】

同様に、パワートランジスタ２～６に対応して、W相上アームの上側の絶縁板２００ａ、下側の絶縁板２００ｂｂ、V相上アームの上側の絶縁板３００ａ、下側の絶縁板３００ｂ、V相下アームの上側の絶縁板４００ａ、下側の絶縁板４００ｂ、U相下アームの上側の絶縁板５００ａ、下側の絶縁板５００ｂ、U相上アームの上側の絶縁板６００ａ、下側の絶縁板６００ｂにも、段差２００ａａ（上側の絶縁板２００ａに対応）、段差２００ｂｂ（下側の絶縁板２００ｂに対応）、段差３００ａａ（上側の絶縁板３００ａに対応）、段差３００ｂｂ（下側の絶縁板３００ｂに対応）、段差４００ａａ（上側の絶縁板４００ａに対応）、段差４００ｂｂ（下側の絶縁板４００ｂに対応）、段差５００ａａ（上側の絶縁板５００ａに対応）、段差５００ｂｂ（下側の絶縁板５００ｂに対応）、段差６００ａａ（上側の絶縁板６００ａに対応）、段差６００ｂｂ（下側の絶縁板６００ｂに対応）が設けられている。

【００２７】

一方、半導体素子が各パワートランジスタ１～６に対応したダイオード１１～１６の場合は、パワートランジスタ１～６に比べてゲート電極基板が不要となり、下側の絶縁板は上側の絶縁板と同様の形状で上下面を反転させた構成となる。

【００２８】

すなわち、ダイオード１１は、上から順に、W相出力電極となるW相の出力バスバーw、ダイオード側のW相下アームの上側の絶縁板１１０ａ、ダイオード側のW相下アームの上側の熱緩衝板１１ａ、W相下アームのダイオード１１、ダイオード側のW相下アームの下側の熱緩衝板１１ｂ、ダイオード側のW相下アームの下側の絶縁板１１０ｂ、ならびに低電位の電極となるW相用のN側バスバーｎ

ｂが積層されて構成されている。

【００２９】

ダイオード１２は、上から順に、高電位の電極となるW，Ｖ相用のＰ側バスバーｐｂ、ダイオード側のW相上アームの上側の絶縁板１２０ａ、ダイオード側のW相上アームの上側の熱緩衝板１２ａ、W相上アームのダイオード１２、ダイオード側のW相上アームの下側の熱緩衝板１２ｂ、ダイオード側のW相上アームの下側の絶縁板１２０ｂ、ならびにW相の出力バスバーｗが積層されて構成されている。

【００３０】

ダイオード１３は、Ｖ相上アームを形成しており、上から順に、Ｖ相出力電極となるＶ相の出力バスバーｖ、ダイオード側のＶ相上アームの上側の絶縁板１３０ａ、ダイオード側のＶ相上アームの上側の熱緩衝板１３ａ、Ｖ相上アームのダイオード１３、ダイオード側のＶ相上アームの下側の熱緩衝板１３ｂ、ダイオード側のＶ相上アームの下側の絶縁板１３０ｂ、ならびに高電位の電極となるW、Ｖ相用のＰ側バスバーｐｂが積層されて構成されている。

【００３１】

ダイオード１４は、Ｖ相下アームを形成しており、上から順に、低電位の電極となるＶ、Ｕ相用のＮ側バスバーｎａ、ダイオード側のＶ相下アームの上側の絶縁板１４０ａ、ダイオード側のＶ相下アームの上側の熱緩衝板１４ａ、Ｖ相下アームのダイオード１４、ダイオード側のＶ相下アームの下側の熱緩衝板１４ｂ、ダイオード側のＶ相下アームの下側の絶縁板１４０ｂ、ならびにＶ相の出力バスバーｖが積層されて構成されている。

【００３２】

ダイオード１５は、上から順に、Ｕ相出力電極となるＵ相の出力バスバーｕ、ダイオード側のＵ相下アームの上側の絶縁板１５０ａ、ダイオード側のＵ相下アームの上側の熱緩衝板１５ａ、Ｕ相下アームのダイオード１５、ダイオード側のＵ相下アームの下側の熱緩衝板１５ｂ、ダイオード側のＵ相下アームの下側の絶縁板１５０ｂ、ならびに低電位の電極となるＵ、Ｖ相用のＮ側バスバーｎａが積層されて構成されている。

【００３３】

ダイオード１６は、上から順に、高電位の電極となるＵ相用のＰ側バスバーｐａ、ダイオード側のＵ相上アームの上側の絶縁板１６０ａ、ダイオード側のＵ相上アームの上側の熱緩衝板１６ａ、Ｕ相上アームのダイオード１６、ダイオード側のＵ相上アームの下側の熱緩衝板１６ｂ、ダイオード側のＵ相上アームの下側の絶縁板１６０ｂ、ならびにＵ相の出力バスバーｕが積層されて構成されている。

【００３４】

また、ダイオード１１～１６においても、パワートランジスタ１～６の場合と同様に、それぞれのバスバーには、ダイオード１１～１６の電極領域との接続部分に凸部が設けられている。すなわち、図示していないが、Ｗ相の出力バスバーには凸部ｗ１１、ｗ１２、Ｖ相の出力バスバーには凸部ｖ１３、ｖ１４、Ｕ相の出力バスバーには凸部ｕ１５、ｕ１６、ならびに、Ｗ相用のＮ側バスバーには凸部ｎｂ１１、Ｗ、Ｖ相用のＰ側バスバーには凸部ｐｂ１２、ｐｂ１３、Ｖ、Ｕ相用のＮ側バスバーには凸部ｎａ１４、ｎａ１５、Ｕ相用のＰ側バスバーには凸部ｐａ１６が設けられている。

【００３５】

また、ダイオード１１～１６においても、パワートランジスタ１～６の場合と同様に、それぞれの絶縁板に段差が設けられている。すなわち、ダイオード１１においては、Ｗ相下アームの上側の絶縁板１１０ａに段差１１０ａａが設けられ、Ｗ相下アームの下側の絶縁板１１０ｂに段差１１０ｂｂが設けられている。ダイオード１２においては、Ｗ相上アームの上側の絶縁板１２０ａに段差１２０ａａが設けられ、Ｗ相上アームの下側の絶縁板１２０ｂに段差１２０ｂｂが設けられている。

【００３６】

ダイオード１３においては、Ｖ相上アームの上側の絶縁板１３０ａに段差１３０ａａが設けられ、Ｖ相上アームの下側の絶縁板１３０ｂに段差１３０ｂｂが設けられている。ダイオード１４においては、Ｖ相下アームの上側の絶縁板１４０ａに段差１４０ａａが設けられ、Ｖ相下アームの下側の絶縁板１４０ｂに段差１

４０ｂｂが設けられている。

【００３７】

ダイオード１５においては、Ｕ相下アームの上側の絶縁板１５０ａに段差１５０ａａが設けられ、Ｕ相下アームの下側の絶縁板１５０ｂに段差１５０ｂｂが設けられている。ダイオード１６においては、Ｕ相上アームの上側の絶縁板１６０ａに段差１６０ａａが設けられ、Ｕ相上アームの下側の絶縁板１６０ｂに段差１６０ｂｂが設けられている。

【００３８】

次に、三相インバータのパワー部の一相分を形成するために、上下アームの接続方法を、その組立て手順に沿って図５に示す組み立て工程斜視図を参照して説明する。ここでも、図６に示すように、Ｗ相の上下アームのパワートランジスタ１、２を代表して説明する。

【００３９】

まず、Ｎ側バスバーの凸部ｎｂ１を有するＮ側バスバーｎｂを設置する（図５（ａ））。続いて、Ｎ側バスバーｎｂの上に、下アームの下側の絶縁板１００ｂを積層して設置する（図５（ｂ））。ここで、Ｎ側バスバーｎｂの凸部ｎｂ１によって、絶縁板１００ｂはＮ側バスバーｎｂに位置合わせされるので、絶縁板１００ｂは容易に位置決めが可能となる。すなわち、Ｎ側バスバーｎｂには、パワートランジスタ１と電気的に接続される接合面に凸部ｎｂ１が形成されているので、製造組み立て工程における絶縁板１００ｂの位置合せが容易となり、製造コストを低減することが可能となる。

【００４０】

次に、Ｎ側バスバーｎｂの上に、下アームのゲート電極基板１０１を積層して設置する（図５（ｃ））。続けて、Ｎ側バスバーｎｂの凸部ｎｂ１の真上に、下アームの下側の熱緩衝板１ｂを積層して設置する（図５（ｄ））。ここで、絶縁板１００ｂによって、熱緩衝板１ｂは位置合わせされるので、熱緩衝板１ｂは容易に位置決めが可能となる。また、Ｎ側バスバーｎｂの凸部ｎｂ１の上に設置された熱緩衝板１ｂの上面とゲート電極１０１ａの上面は、パワートランジスタ１と接続されるため同じ高さとなるよう設定される。

【００４１】

次に、下アームのパワートランジスタ１を、例えばエミッタ電極となる第二の主電極をＮ側バスバーｎｂの側に向けて積層して設置する（図５（ｅ））。ここで、絶縁板１００ｂに設けられた段差１００ｂｂに合わせて、パワートランジスタ１は位置合わせされるので、パワートランジスタ１は容易に位置決めが可能となる。

【００４２】

このとき、絶縁板１００ｂの段差１００ｂｂは、パワートランジスタ１の電極領域のみが熱緩衝板１ｂと接触するように形成されているため、パワートランジスタ１の外周近傍に形成されたガードリング部は正常に機能し、熱緩衝板１ｂとパワートランジスタ１の第二の主電極との絶縁距離は十分に確保され、信頼性の高い構造が可能となる。また、段差１００ｂｂの形状を変えることでパワートランジスタ１の第一主電極と第二主電極の間の絶縁耐圧を向上することができる。

【００４３】

また、絶縁板１００ａ、１００ｂをガイドとしてパワートランジスタ１を組み立てるようにしているので、パワートランジスタ１自身や熱緩衝板１ａ、１ｂの位置合せが容易となり、製造コストを低減することが可能になる。

【００４４】

次に、パワートランジスタ１の例えばコレクタ電極となる第一の主電極の上に、下アームの上側の熱緩衝板１ａを積層して設置する（図５（ｆ））。続いて、熱緩衝板１ａ上に、下アームの上側の絶縁板１００ａを積層して設置する（図５（ｇ））。次いで、Ｗ相の出力バスバーｗを積層して設置する（図５（ｈ））。なお、パワートランジスタ１及び熱緩衝板１ａは絶縁板１００ａの段差１００ａａによって、また、絶縁板１００ａは出力バスバーｗの凸部によって位置合わせされて積層される。このようにして、Ｗ相下アームのパワートランジスタ１が完成する。

【００４５】

続けて、Ｗ相の上アームも下アームの組立て手順と同様にして積層されて設置される。すなわち、出力バスバーｗの上に、上アームの下側の絶縁板２００ｂ、

ゲート電極２０１ａとゲート基板２０１ｂを有する上アームのゲート電極基板２０１、上アームの下側の熱緩衝板２ｂ、上アームのパワートランジスタ２、上アームの上側の熱緩衝板２ａ、上アームの上側の絶縁板２００ａを積層して設置する（図５（ｉ））。最後に、絶縁板２００ａ上に、高電位の電極となるＰ側バスバーｐｂを積層して設置する（図５（ｊ））。これにより、パワートランジスタ１、２の上下アームのW相が構成される。

【００４６】

なお、Ｐ側バスバーｐｂはＶ相と共通で用いられ、Ｐ側バスバーｐｂの凸部ｐｂ３には、Ｖ相上アームの下側の熱緩衝板３ｂが積層されて設置される。

【００４７】

次に、三相インバータのパワー部の全体の構成を、図７に示す斜視図、図７の正面から見た断面を示す図８、ならびに図７の側面から見た断面を示す図９を参照して説明する。

【００４８】

先に説明したW相上下アームの組立てに続き、W相の組立てとは逆の手順で、W、Ｖ相のｐ側バスバーｐｂの上にＶ相上アームを積層して組立ててＶ相の出力バスバーｖを設置し、出力バスバーｖの上にＶ相下アームを積層して組立ててＶ、Ｕ相用のＮ側バスバーｎａを設置することで、W相に続けてＶ相上下アームが構成される。次に、W相の組立てと同じ手順で、Ｖ、Ｕ相用のＮ側バスバーｎａの上にＵ相下アームを積層して組立ててＵ相の出力バスバーｕを設置し、出力バスバーｕの上にＵ相上アームを積層して組立ててＵ相用のＰ側バスバーｐａを設置することで、W相、Ｖ相に続けてＵ相の上下アームが構成される。これにより、三相インバータのパワー部が形成される。

【００４９】

ダイオード１１～１６は、各相の出力バスバーｗ、ｖ、ｕならびにＮ側バスバーｎａ、ｎｂ、Ｐ側バスバーｐａ、ｐｂを対応するパワートランジスタ１～６と共通とすることで、図７ならびに図８に示すように、ダイオード１１はパワートランジスタ１と、ダイオード１２はパワートランジスタ２と、ダイオード１３はパワートランジスタ３と、ダイオード１４はパワートランジスタ４と、ダイオー

ド１５はパワートランジスタ５と、ダイオード１６はパワートランジスタ６とそれぞれ並列に接続されて積層され構成される。

【００５０】

Ｕ相、Ｖ相、Ｗ相のそれぞれの出力バスバーｕ、ｖ、ｗは、図７ならびに図９に示すように、素子との接続部から並行かつ同一方向（図７では紙面右奥方向、図９では紙面右方向）に突出して形成されているので、三相インバータを例えばモータ等に取り付ける際には、差込式などの接続方式を用いれば、三相インバータを容易に取付けることが可能となる。

【００５１】

また、Ｎ側バスバーｎａはＵ相とＶ相において、Ｐ側バスバーｐｂはＶ相とＷ相において、共通のバスバーとなっている。また、Ｐ側バスバーｐａとｐｂ、及びＮ側バスバーｎａとｎｂは、それぞれ素子積層部近傍（図７では紙面右手前方向）で電気的に接続されＰ側バスバーｐとＮ側バスバーｎとして同電位に形成されている。また、Ｐ側バスバーｐとＮ側バスバーｎは、並行かつ隣接して形成されている。これにより、バスバーの寄生インダクタンスを最大限に低減することが可能となる。さらに加えて、先に説明した出力バスバーｕ、ｖ、ｗと同様に、三相インバータの例えば電源等への取り付けが容易となる。

【００５２】

ここで、出力バスバーｕ、ｖ、ｗとＰ側バスバーｐ、Ｎ側バスバーｎは、図７に示すように、共に同一方向に突出しているので、例えば電源やコンデンサーを搭載した、もしくはそれらと接続される配線を兼備えたモータ等に、三相インバータを差込式などを用いて容易に取り付けることが可能となる。さらに、他方向に向く全ての面においては出力バスバーｕ、ｖ、ｗとＰ側バスバーｐ、Ｎ側バスバーｎは突出せず、ゲート電極基板１０１～６０１の突出面を除いた全ての面において放熱を行うことができる。これにより、冷却能力が向上し、半導体装置の小型化を実現することが可能となる。

【００５３】

最後に、三相インバータの両端に配置されたＰ側バスバーｐａとＮ側バスバーｎｂとの間で、図７に示すように、矢印で示す上下方向から圧力を加えることで

、全ての構成部材が均一に圧接固定される。これにより、素子間での接触抵抗及び熱抵抗のバラツキの小さい三相インバータのパワー部を構成することができる。また、小型でなおかつワイヤボンディング等による配線を無くし、その上、三相一括で形成できるため、大幅な工程数の削減、製造コストの低減を実現することができる。

【００５４】

あるいは、各接続部にはんだやろう材を介しておき、最後でまたは組み立て途中で炉に通して全てのまたは一部の構成部材が固定され、三相インバータのパワー部を構成しても良い。もちろん、圧接と組み合わせることも可能である。

【００５５】

あるいは、エポキシ樹脂あるいはシリコーン樹脂等からなる絶縁樹脂を充填して硬化させて封止することによって、全ての構成部材が固定され、三相インバータのパワー部が構成される。これにより、半導体素子が外部と完全に絶縁でき、半導体装置としての安全性を高めることが可能になる。

【００５６】

このような三相インバータの特徴としては、インバータの三相分を構成する６つのパワートランジスタ１～６ならびにダイオード１１～１６が上下方向に積層され、各バスバーと平面で接続される構造を採用している。これにより、半導体素子の面方向に占める面積を従来の６アームに対して１アーム分にまで、即ち従来の１／６にまで低減できる。また、半導体素子と出力バスバーｕ、ｖ、ｗならびにＮ側バスバーｎａ、ｎｂ、Ｐ側バスバーｐａ、ｐｂの寄生インダクタンスを極限まで低減することができる。

【００５７】

また、全てのアームが同一方向に積層される構成であるため、圧接時には、同一方向に積層された全ての半導体素子に対して均一の荷重が加えられるため、半導体素子に発生する接触抵抗及び熱抵抗のバラツキを抑えることができる。

【００５８】

さらに、ゲート電極基板１０１～６０１を有するパワートランジスタ１～６が積層される構造であるため、基本パーツとしてのハーフブリッジを小型に形成す

ることができる。また、上下にダイオード１１～１６が積層される構造であるため、ハーフブリッジと対になって必要な還流用ダイオードの上下セットを小型に形成することができる。さらに加えて、ハーフブリッジと対になるダイオード１１～１６が同時にセットで積層される構造であるため、１レグを小型に形成することができる。

【００５９】

また、ワイヤボンディング等を用いずにパワートランジスタのゲート電極１０１ａ～６０１ａを取り出せる構造が可能であり、圧接構造に適用しても十分に機能することができる。

【００６０】

さらに、全ての素子において、熱緩衝材１ａ、１ｂ～６ａ、６ｂ、１１ａ、１１ｂ～１６ａ、１６ｂを介してバスバーと素子の電極領域が、直接平面的に大きな面積で接続されている。これにより、素子とバスバー間の寄生インダクタンスが極限まで低減することができる。このため、三相インバータで動作させる場合には、寄生インダクタンスによるスイッチング過渡期の跳ね上がり電圧が抑えられる。したがって、素子にとっては許容ドレインーソース間電圧を小さく抑えた設計が可能になり、コスト低減に寄与することが可能となる。それに伴い、素子を保護するためのスナバ回路等も簡略化、もしくは不要にすことができるので、システム全体としてのコストを低減し更なる小型化が可能になる。

【００６１】

なお、この実施形態では、パワートランジスタとダイオードが並列接続された構成で説明したが、さらに複数の半導体素子が並列に接続された構成であっても構わない。その場合には、素子の電流容量を大きくすることができる。また、上記実施形態では、主に各構成要素を圧接により固定する構成を示したが、一部または全ての構成要素を半田やろう材によって固定する積層構造であっても構わない。

【００６２】

また、半導体素子としてのパワートランジスタやダイオードは、シリコンによるＩＧＢＴ（絶縁ゲート型バイポーラトランジスタ）やパワーＭＯＳＦＥＴ、Ｆ

ＷＤ（フリー・ホイール・ダイオード）やＦＲＤ（ファースト・リカバリー・ダイオード）等でも構わず、高速、低損失、耐高温特性を持つＳｉＣ（炭化珪素）による素子でも構わない。ＳｉＣによるパワートランジスタを用いた場合には、圧接構造をとることにより、ワイヤボンディングによる接続や半田による素子の実装が不要となる。これにより、インバータ全体として、より高温に耐えられる半導体装置を実現することが可能となる。それに伴い、より一層安価で小型の三相インバータを提供することができる。

【図面の簡単な説明】

【図１】

本発明の第１の実施形態に係る積層型半導体装置の一部構成を示す断面図である。

【図２】

積層型半導体装置の構成要素を分解した斜視図である。

【図３】

積層型半導体装置の回路構成を示す図である。

【図４】

積層型半導体装置の一部回路構成を示す図である。

【図５】

積層型半導体装置の組み立て工程を示す斜視図である。

【図６】

図５に示す組み立て工程で組み立てられる回路の構成を示す図である。

【図７】

積層型半導体装置の全体構成を示す斜視図である。

【図８】

図７に示す装置の正面から見た断面構成を示す図である。

【図９】

図７に示す装置の側面から見た断面構成を示す図である。

【符号の説明】

１…Ｗ相下アームのパワートランジスタ

２…W相上アームのパワートランジスタ

３…Ｖ相上アームのパワートランジスタ

４…Ｖ相下アームのパワートランジスタ

５…Ｕ相下アームのパワートランジスタ

６…Ｕ相上アームのパワートランジスタ

１ａ…パワートランジスタ側のW相下アームの上側の熱緩衝板

１ｂ…パワートランジスタ側のW相下アームの下側の熱緩衝板

２ａ…パワートランジスタ側のW相上アームの上側の熱緩衝板

２ｂ…パワートランジスタ側のW相上アームの下側の熱緩衝板

３ａ…パワートランジスタ側のＶ相上アームの上側の熱緩衝板

３ｂ…パワートランジスタ側のＶ相上下アームの下側の熱緩衝板

４ａ…パワートランジスタ側のＶ相下アームの上側の熱緩衝板

４ｂ…パワートランジスタ側のＶ相下アームの下側の熱緩衝板

５ａ…パワートランジスタ側のＵ相下アームの上側の熱緩衝板

５ｂ…パワートランジスタ側のＵ相下アームの下側の熱緩衝板

６ａ…パワートランジスタ側のＵ相上アームの上側の熱緩衝板

６ｂ…パワートランジスタ側のＵ相上アームの下側の熱緩衝板

１１…W相下アームのダイオード

１２…W相上アームのダイオード

１３…Ｖ相上アームのダイオード

１４…Ｖ相下アームのダイオード

１５…Ｕ相下アームのダイオード

１６…Ｕ相上アームのダイオード

１１ａ…ダイオード側のW相下アームの上側の熱緩衝板

１１ｂ…ダイオード側のW相下アームの下側の熱緩衝板

１２ａ…ダイオード側のW相上アームの上側の熱緩衝板

１２ｂ…ダイオード側のW相上アームの下側の熱緩衝板

１３ａ…ダイオード側のＶ相上アームの上側の熱緩衝板

１３ｂ…ダイオード側のＶ相上アームの下側の熱緩衝板

１４ａ…ダイオード側のＶ相下アームの上側の熱緩衝板

１４ｂ…ダイオード側のＶ相下アームの下側の熱緩衝板

１５ａ…ダイオード側のＵ相下アームの上側の熱緩衝板

１５ｂ…ダイオード側のＵ相下アームの下側の熱緩衝板

１６ａ…ダイオード側のＵ相上アームの上側の熱緩衝板

１６ｂ…ダイオード側のＵ相上アームの下側の熱緩衝板

１０１…W相下アームのゲート電極基板

１０１ａ…W相下アームのゲート電極

１０１ｂ…W相下アームのゲート基板

２０１…W相上アームのゲート電極基板

２０１ａ…W相上アームのゲート電極

２０１ｂ…W相上アームのゲート基板

３０１…Ｖ相上アームのゲート電極基板

３０１ａ…Ｖ相上アーのムゲート電極

３０１ｂ…Ｖ相上アームのゲート基板

４０１…Ｖ相下アームのゲート電極基板

４０１ａ…Ｖ相下アームのゲート電極

４０１ｂ…Ｖ相下アームのゲート基板

５０１…Ｕ相下アームゲーのト電極基板

５０１ａ…Ｕ相下アームのゲート電極

５０１ｂ…Ｕ相下アームのゲート基板

６０１…Ｕ相上アームのゲート電極基板

６０１ａ…Ｕ相上アームのゲート電極

６０１ｂ…Ｕ相上アームのゲート基板

１００ａ…パワートランジスタ側のW相下アームの上側の絶縁板

１００ｂ…パワートランジスタ側のW相下アームの下側の絶縁板

２００ａ…パワートランジスタ側のW相上アームの上側の絶縁板

２００ｂ…パワートランジスタ側のW相上アームの下側の絶縁板

３００ａ…パワートランジスタ側のＶ相上アームの上側の絶縁板

３００ｂ…パワートランジスタ側のＶ相上アームの下側の絶縁板
４００ａ…パワートランジスタ側のＶ相下アームの上側の絶縁板
４００ｂ…パワートランジスタ側のＶ相下アームの下側の絶縁板
５００ａ…パワートランジスタ側のＵ相下アームの上側の絶縁板
５００ｂ…パワートランジスタ側のＵ相下アームの下側の絶縁板
６００ａ…パワートランジスタ側のＵ相上アームの上側の絶縁板
６００ｂ…パワートランジスタ側のＵ相上アームの下側の絶縁板
１１０ａ…ダイオード側のW相下アームの上側の絶縁板
１１０ｂ…ダイオード側のW相下アームの下側の絶縁板
１２０ａ…ダイオード側のW相上アームの上側の絶縁板
１２０ｂ…ダイオード側のW相上アームの下側の絶縁板
１３０ａ…ダイオード側のＶ相上アームの上側の絶縁板
１３０ｂ…ダイオード側のＶ相上アームの下側の絶縁板
１４０ａ…ダイオード側のＶ相下アームの上側の絶縁板
１４０ｂ…ダイオード側のＶ相下アームの下側の絶縁板
１５０ａ…ダイオード側のＵ相下アームの上側の絶縁板
１５０ｂ…ダイオード側のＵ相下アームの下側の絶縁板
１６０ａ…ダイオード側のＵ相上アームの上側の絶縁板
１６０ｂ…ダイオード側のＵ相上アームの下側の絶縁板
１００ａａ…パワートランジスタ側のW相下アームの上側絶縁板の段差
１００ｂｂ…パワートランジスタ側のW相下アームの下側絶縁板の段差
２００ａａ…パワートランジスタ側のW相上アームの上側絶縁板の段差
２００ｂｂ…パワートランジスタ側のW相上アームの下側絶縁板の段差
３００ａａ…パワートランジスタ側のＶ相上アームの上側絶縁板の段差
３００ｂｂ…パワートランジスタ側のＶ相上アームの下側絶縁板の段差
４００ａａ…パワートランジスタ側のＶ相下アームの上側絶縁板の段差
４００ｂｂ…パワートランジスタ側のＶ相下アームの下側絶縁板の段差
５００ａａ…パワートランジスタ側のＵ相下アームの上側絶縁板の段差
５００ｂｂ…パワートランジスタ側のＵ相下アームの下側絶縁板の段差

６００ａａ…パワートランジスタ側のＵ相上アームの上側絶縁板の段差

６００ｂｂ…パワートランジスタ側のＵ相上アームの下側絶縁板の段差

１１０ａａ…ダイオード側のＷ相下アームの上側絶縁板の段差

１１０ｂｂ…ダイオード側のＷ相下アームの下側絶縁板の段差

１２０ａａ…ダイオード側のＷ相上アームの上側絶縁板の段差

１２０ｂｂ…ダイオード側のＷ相上アームの下側絶縁板の段差

１３０ａａ…ダイオード側のＶ相上アームの上側絶縁板の段差

１３０ｂｂ…ダイオード側のＶ相上アームの下側絶縁板の段差

１４０ａａ…ダイオード側のＶ相下アームの上側絶縁板の段差

１４０ｂｂ…ダイオード側のＶ相下アームの下側絶縁板の段差

１５０ａａ…ダイオード側のＵ相下アームの上側絶縁板の段差

１５０ｂｂ…ダイオード側のＵ相下アームの下側絶縁板の段差

１６０ａａ…ダイオード側のＵ相上アームの上側絶縁板の段差

１６０ｂｂ…ダイオード側のＵ相上アームの下側絶縁板の段差

ｗ…Ｗ相の出力バスバー

ｖ…Ｖ相の出力バスバー

ｕ…Ｕ相の出力バスバー

ｎｂ…Ｗ相用のＮ側バスバー

ｐｂ…Ｗ、Ｖ相用のＰ側バスバー

ｎａ…Ｖ、Ｕ相用のＮ側バスバー

ｐａ…Ｕ相用のＰ側バスバー

ｗ１、ｗ２…Ｗ相の出力バスバーの凸部

ｖ３、ｖ４…Ｖ相の出力バスバーの凸部

ｕ５、ｕ６…Ｕ相の出力バスバーの凸部

ｎｂ１…Ｗ相用のＮ側バスバーの凸部

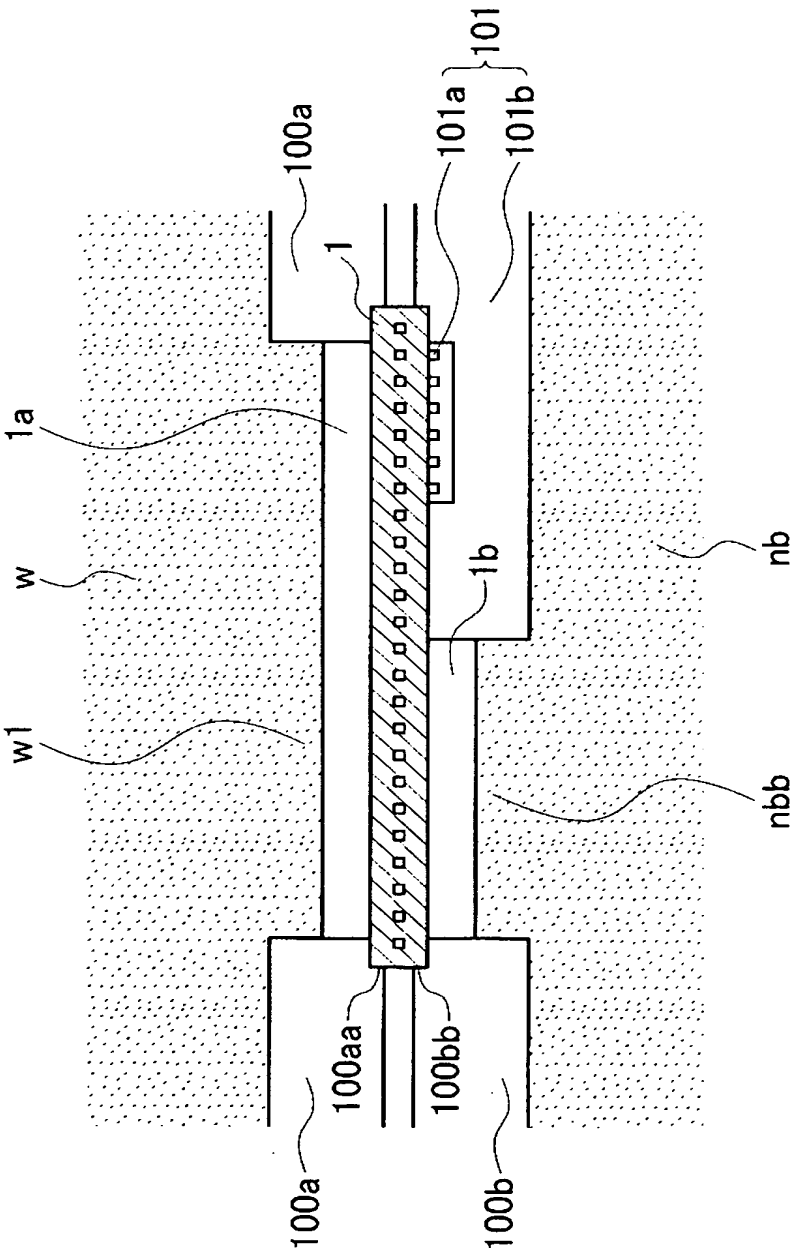
ｐｂ２、ｐｂ３…Ｗ、Ｖ相用のＰ側バスバーの凸部

ｎａ４、ｎａ５…Ｖ、Ｕ相用のＮ側バスバーの凸部

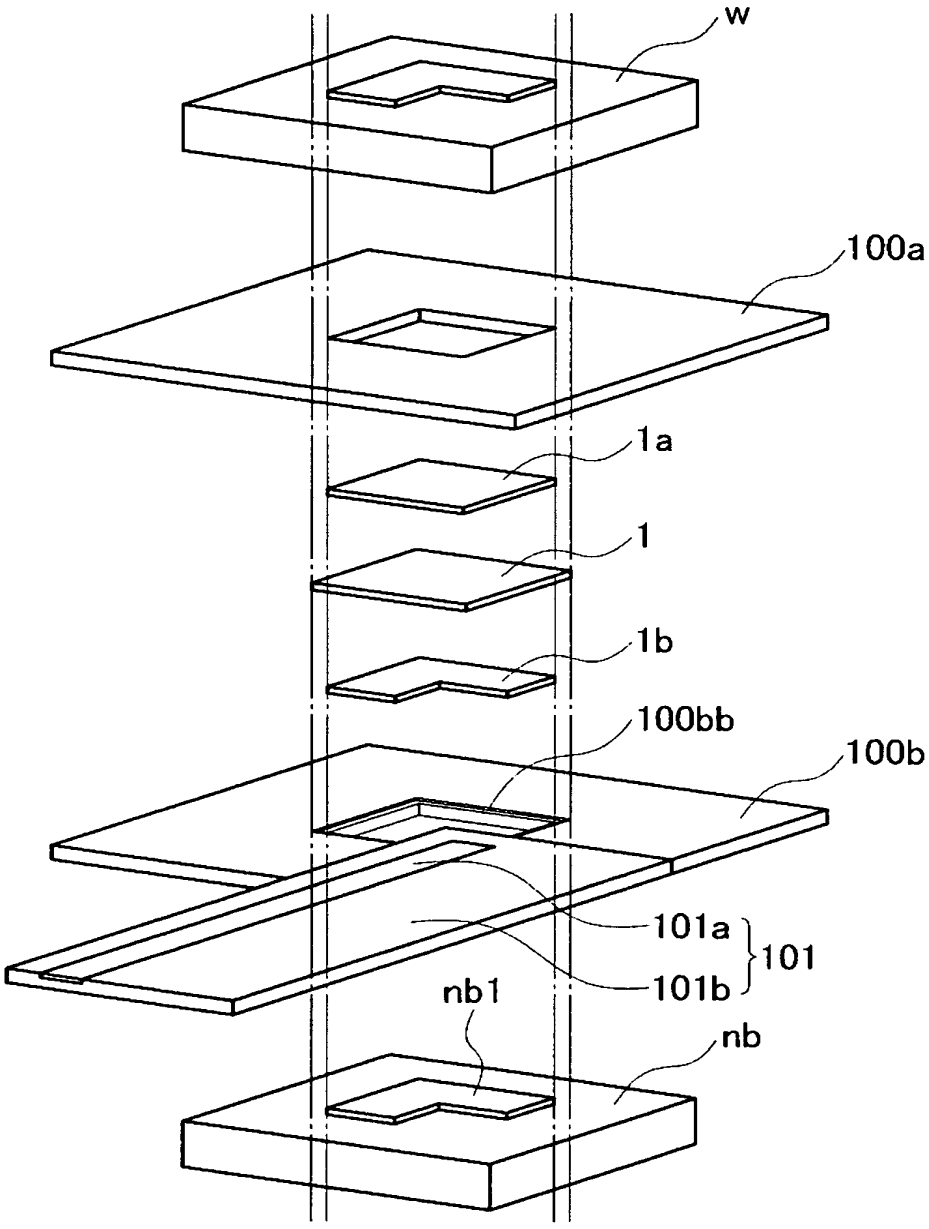
ｐａ６…Ｕ相用のＰ側バスバーの凸部

【書類名】　図面

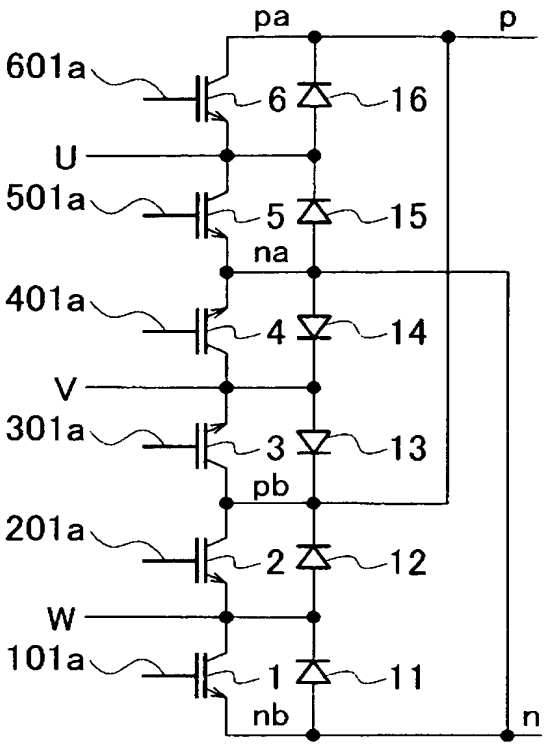
【図１】



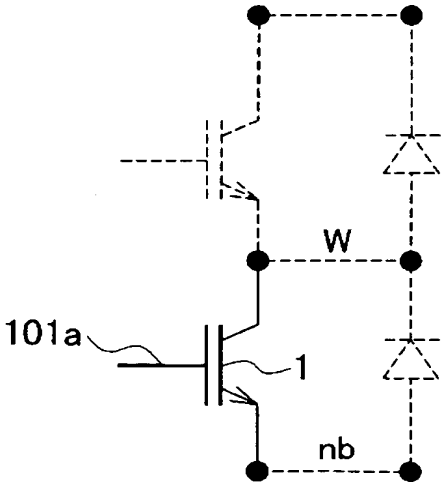
【図２】



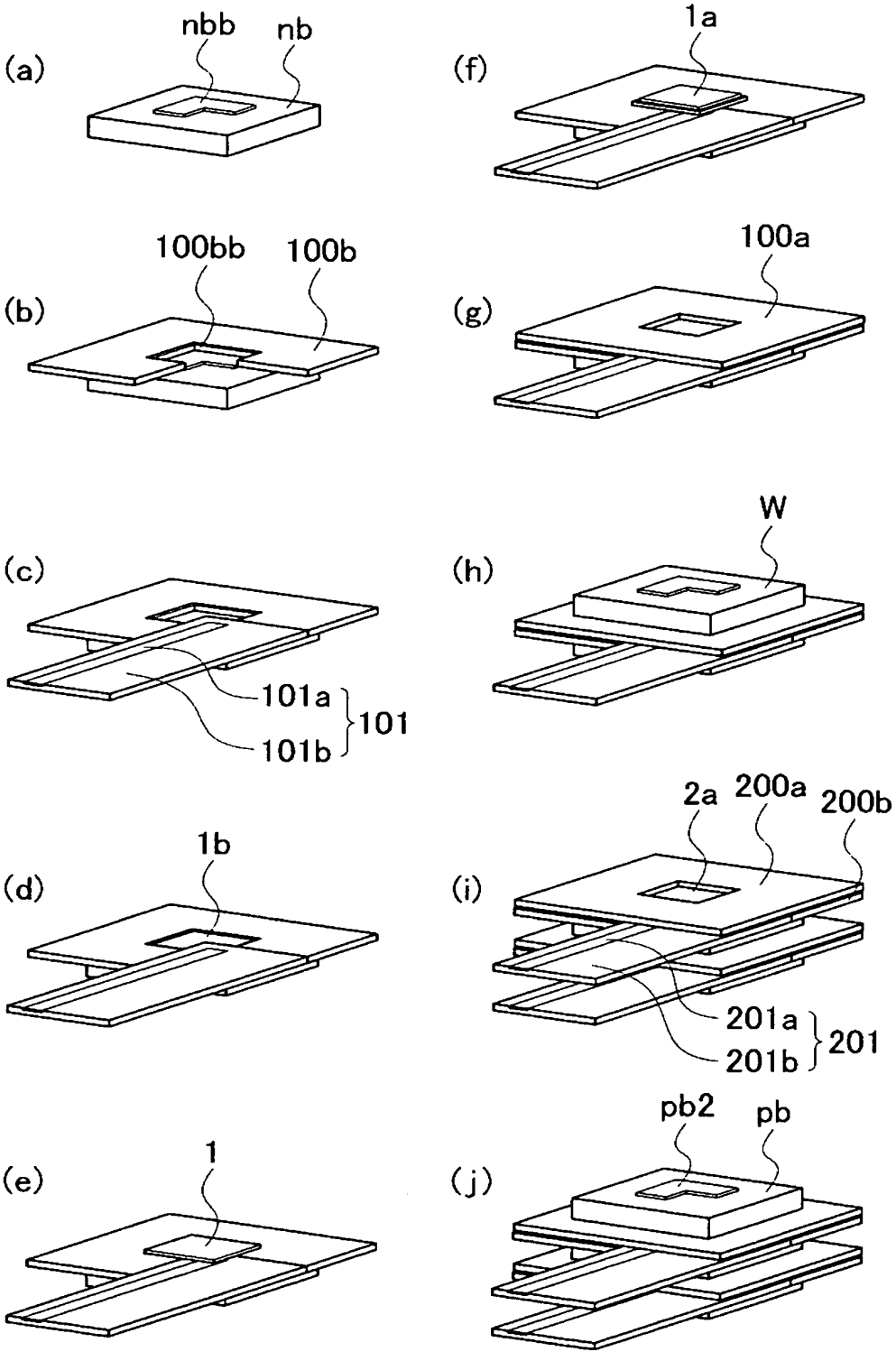
【図３】


pa
p
601a
6
16
U
501a
5
15
na
401a
4
14
V
301a
3
13
pb
201a
2
12
W
101a
1
11
nb
n

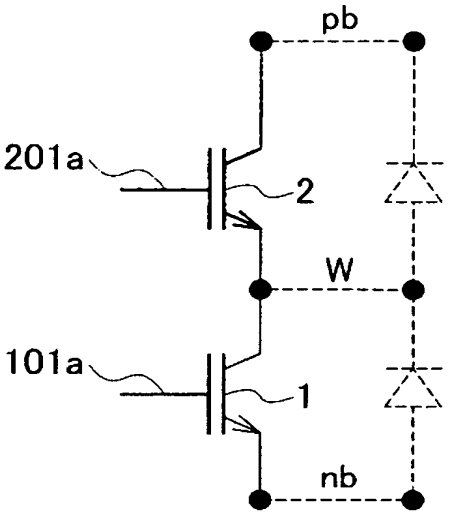
【図４】


W
101a
1
nb

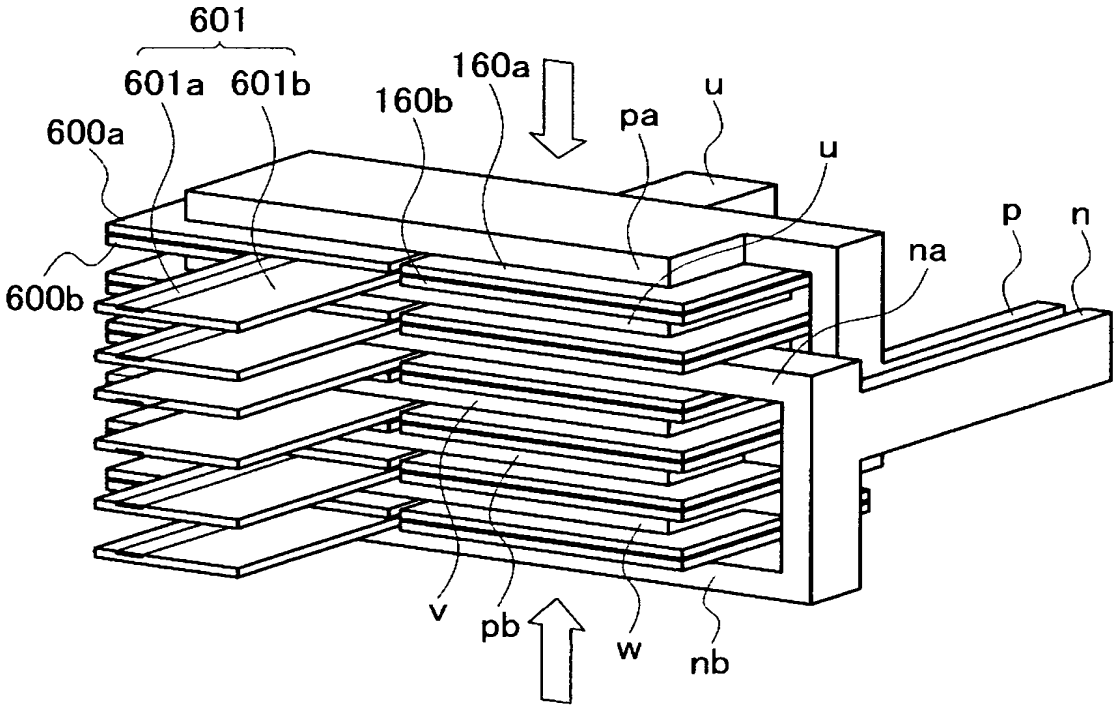
【図５】


(a)
nbb
nb
(b)
100bb
100b
(c)
101a
101b
101
(d)
1b
(e)
1
(f)
1a
(g)
100a
(h)
W
(i)
2a
200a
200b
201a
201b
201
(j)
pb2
pb

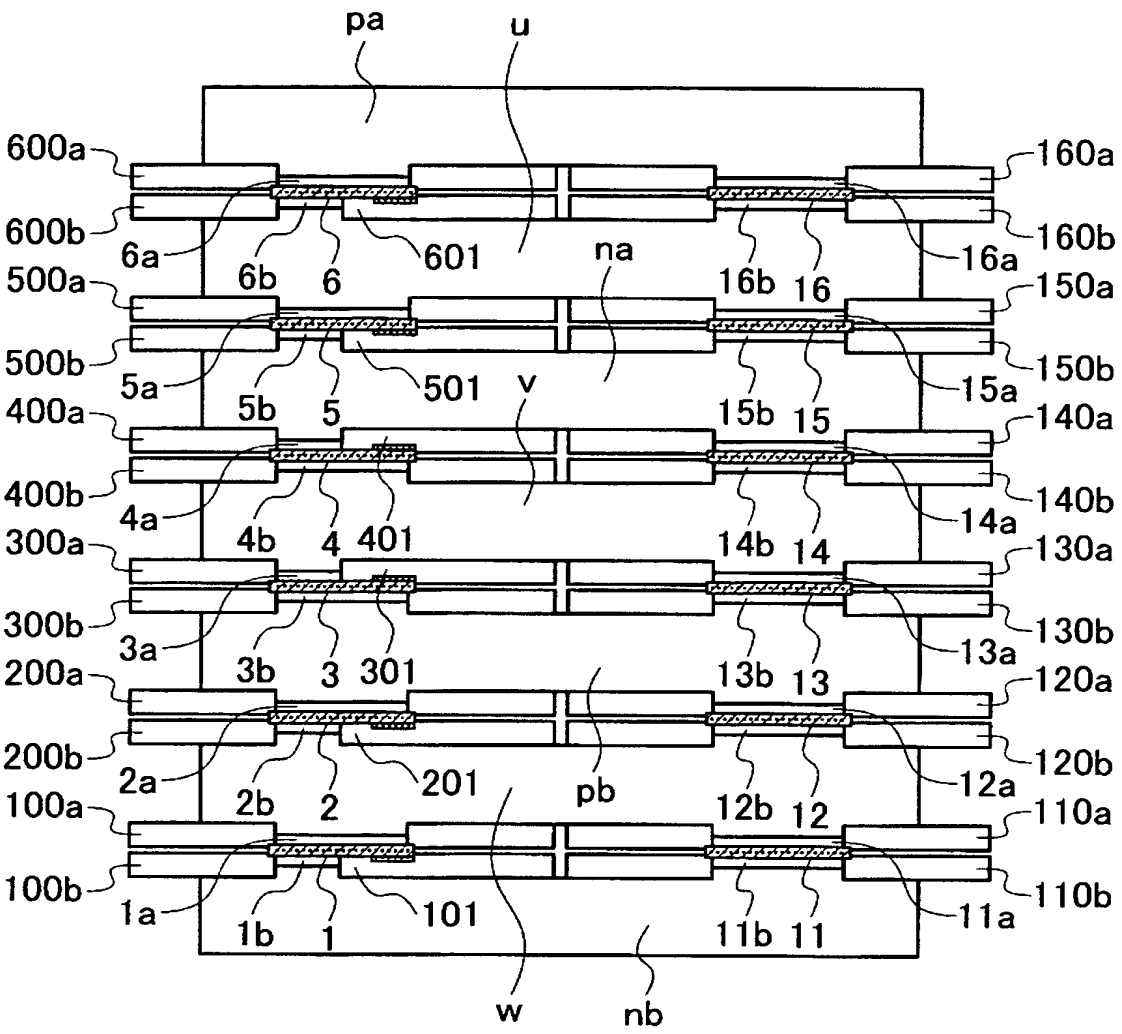
【図６】


pb
201a
2
W
101a
1
nb

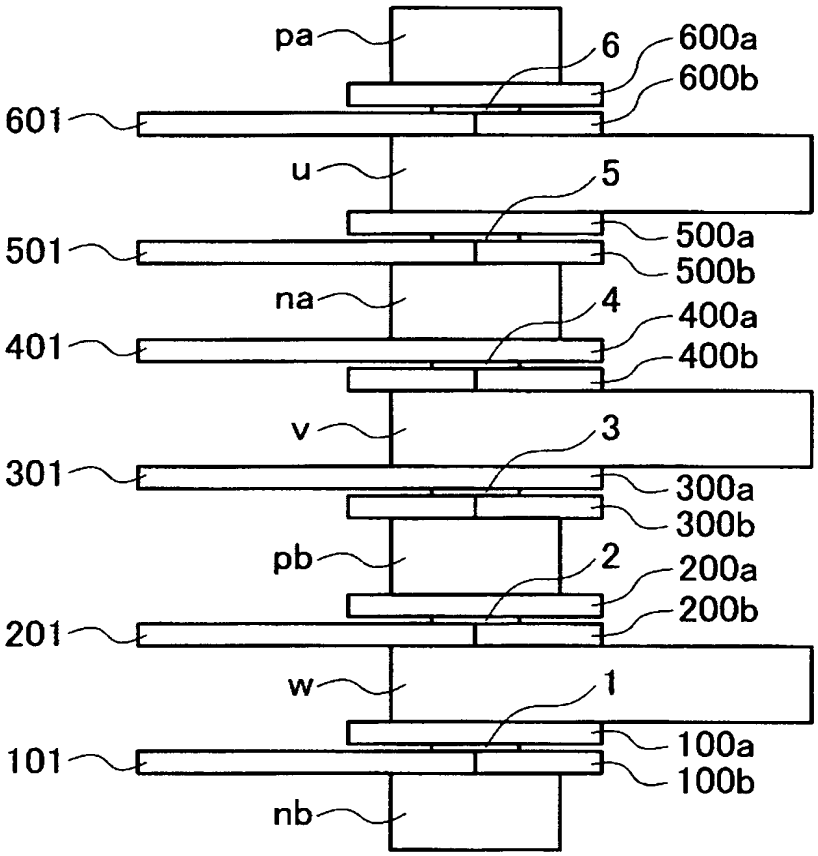
【図７】


601
601a
601b
160a
160b
600a
pa
u
u
p
n
na
600b
v
pb
w
nb

【図８】


pa
u
600a
600b
500a
500b
400a
400b
300a
300b
200a
200b
100a
100b
160a
160b
150a
150b
140a
140b
130a
130b
120a
120b
110a
110b
6a
6b
6
601
na
16b
16
16a
5a
5b
5
501
v
15b
15
15a
4a
4b
4
401
14b
14
14a
3a
3b
3
301
13b
13
13a
2a
2b
2
201
pb
12b
12
12a
1a
1b
1
101
11b
11
11a
w
nb

【図９】


pa
6
600a
600b
601
u
5
500a
501
500b
na
4
400a
401
400b
v
3
301
300a
300b
pb
2
200a
200b
201
w
1
100a
101
100b
nb

【書類名】　　要約書

【要約】

【課題】　半導体素子と配線層との間のインダクタンスを低減し、かつ平面方向の面積を縮小することを課題とする。

【解決手段】　電源に接続されるＮ側バスバーｎｂ、出力バスバーｗ、ゲート電極基板１０１、絶縁板１００ａ、１００ｂ、熱緩衝板１ａ、１ｂ、パワートランジスタ１が積層されてなる半導体素子を含む複数の半導体素子が同一方向に積層されて構成される。

【選択図】　　図１

特願２００３－１５７８５７

出　願　人　履　歴　情　報

識別番号　　［０００００３９９７］

１．変更年月日　　１９９０年　８月３１日
［変更理由］　　新規登録
住　所　　神奈川県横浜市神奈川区宝町２番地
氏　名　　日産自動車株式会社